

25.09.03

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2003年 2月 4日

出 願 番 号  
Application Number: 特願2003-027463

[ST. 10/C]: [JP2003-027463]

出 願 人  
Applicant(s): ローム株式会社

REC'D 13 NOV 2003

WIPO

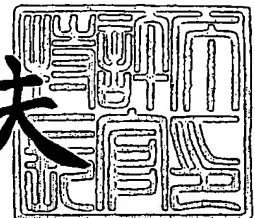
PCT

PRIORITY  
DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年10月31日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 02-00374

【提出日】 平成15年 2月 4日

【あて先】 特許庁長官 殿

【国際特許分類】 H03L 7/00  
H02M 7/5395

【発明の名称】 三角波信号の位相同期方法、及びそのシステム

【請求項の数】 5

【発明者】

【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

【氏名】 福本 憲一

【特許出願人】

【識別番号】 000116024

【氏名又は名称】 ローム株式会社

【代表者】 佐藤 研一郎

【代理人】

【識別番号】 100083231

【住所又は居所】 東京都港区新橋 2 丁目 1 0 番 5 号 末吉ビル 5 階  
ミネルバ国際特許事務所

【弁理士】

【氏名又は名称】 紋田 誠

【代理人】

【識別番号】 100112287

【住所又は居所】 東京都港区新橋 2 丁目 1 0 番 5 号 末吉ビル 5 階  
ミネルバ国際特許事務所

【弁理士】

【氏名又は名称】 逸見 輝雄

【手数料の表示】

【予納台帳番号】 016241

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9901021

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 三角波信号の位相同期方法、及びそのシステム

【特許請求の範囲】

【請求項1】 コンデンサへ電荷を充放電させて上限レベルと下限レベル間で変化するスレーブ用三角波信号を発生し、

マスター用三角波信号のレベルが所定レベルに達したときに検出信号を発生し、

前記検出信号に応じて、前記スレーブ用三角波信号が前記上限レベル或いは下限レベルになるように前記コンデンサの電荷を、速やかに充電或いは放電し、

前記スレーブ用三角波信号を、前記マスター用三角波信号に対して所定位相差を持つように同期化させる、

ことを特徴とする、三角波信号の位相同期化方法。

【請求項2】 コンデンサへ電荷を充放電させて上限レベルと下限レベル間で変化する三角波信号を発生する三角波信号発生回路を含む、第1～第N（Nは、2以上）の電子デバイスと、

前記複数Nの電子デバイスのうちの1つの電子デバイスの三角波信号がマスター用三角波信号として入力され、このマスター用三角波信号のレベルと所定閾値とを比較し、前記マスター用三角波信号のレベルが前記所定閾値に達したときに検出信号を出力する比較検出回路、この比較検出回路の検出信号に応じて、前記1つの電子デバイス以外の電子デバイスのいずれか1つの三角波信号をスレーブ用三角波信号として発生するための前記コンデンサの電荷を、前記上限レベル或いは下限レベルになるように速やかに充電或いは放電するためのスイッチを含む、第1～第（N-1）の位相同期化回路とを有し、

前記スレーブ用三角波信号を、前記マスター用三角波信号に対して所定位相差を持つように同期化させる、

ことを特徴とする、三角波信号の位相同期化システム。

【請求項3】 前記第i（iは、2～Nのいずれか）電子デバイスの三角波信号が、前記第（i-1）同期化回路により、前記第（i-1）電子デバイスの三角波信号に所定位相差を持つように同期化され、前記第1～第Nの電子デバイス

が順次位相差を持って同期化されることを特徴とする、請求項 2 記載の三角波信号の位相同期化システム。

【請求項 4】前記第  $i$  ( $i$  は、 $2 \sim N$  のいずれか) 電子デバイスの三角波信号が、前記第  $(i - 1)$  同期化回路により、前記第 1 電子デバイスの三角波信号にそれぞれ所定位相差を持つように同期化されることを特徴とする、請求項 2 記載の三角波信号の位相同期化システム。

【請求項 5】前記比較検出回路は、マスター用三角波信号と所定閾値とを比較する比較器と、この比較器の出力を微分して前記スイッチを駆動する前記検出信号を形成する微分回路とを含んで構成されていることを特徴とする、請求項 2 ～ 4 記載の三角波信号の位相同期化システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、PWM 制御などのために三角波信号を用いる複数の電子デバイス間で、三角波信号をそれぞれ所定の位相差を持って同期させる位相同期方法及びそのシステムに関する。

【0 0 0 2】

【従来の技術】

電気装置において、それぞれ異なった位相の複数の三角波信号を使用して、PWM 制御することが行われている（特許文献 1、図 1、図 2 参照）。この文献 1 では、PWM キャリア原信号発生器からの原信号を、それぞれ周波数変換器、位相シフト器、キャリア波形生成回路を介して、異なった位相の複数の三角波信号（PWM 信号）を得ている。その位相シフト器は、それぞれ異なるタイミングだけレジスタなどによりデジタル的に遅延させ、位相を異ならせるようにしている。

【0 0 0 3】

【特許文献 1】

特開 2 0 0 0 - 9 2 8 5 1 号公報

【0 0 0 4】

**【発明が解決しようとする課題】**

従来のような、異なった位相の複数の三角波信号の発生回路では、PWMキャリア原信号発生器や、位相シフト器などが必要であるから、その構成が複雑であり、また高価なものになってしまう。また、三角波信号を使用する各デバイスがそれぞれ三角波信号の発生回路を持っている装置にはその適用が困難であった。

**【0005】**

そこで、本発明は、複数の電子デバイスでそれぞれ三角波信号を発生させるとともに、それらの三角波信号を所定の位相差を持って同期させることを可能にして、位相シフトを不要にした、三角波信号の位相同期方法及びそのシステムを提供することを目的とする。

**【0006】****【課題を解決するための手段】**

請求項1記載の三角波信号の位相同期化方法は、コンデンサへ電荷を充放電させて上限レベル $V_h$ と下限レベル $V_l$ 間で変化するスレーブ用三角波信号 $BC T_b$ を発生し、

マスター用三角波信号 $BC T_a$ のレベルが所定レベル $V_{th}$ に達したときに検出信号 $DP1$ を発生し、

前記検出信号に応じて、前記スレーブ用三角波信号 $BC T_b$ が前記上限レベル或いは下限レベルになるように前記コンデンサの電荷を、速やかに充電或いは放電し、

前記スレーブ用三角波信号 $BC T_b$ を、前記マスター用三角波信号 $BC T_a$ に対して所定位相差を持つように同期化させる、ことを特徴とする。

**【0007】**

請求項2記載の三角波信号の位相同期化システムは、コンデンサへ電荷を充放電させて上限レベル $V_h$ と下限レベル $V_l$ 間で変化する三角波信号 $BC T_a \sim BC T_n$ を発生する三角波信号発生回路を含む、第1～第N（Nは、2以上）の電子デバイス200A～200Nと、

前記複数Nの電子デバイスのうちの1つの電子デバイスの三角波信号がマスター用三角波信号として入力され、このマスター用三角波信号のレベルと所定閾値

$V_{th}$ とを比較し、前記マスター用三角波信号のレベルが前記所定閾値 $V_{th}$ に達したときに検出信号を出力する比較検出回路、この比較検出回路の検出信号に応じて、前記1つの電子デバイス以外の電子デバイスのいずれか1つの三角波信号をスレーブ用三角波信号として発生するための前記コンデンサの電荷を、前記上限レベル或いは下限レベルになるように速やかに充電或いは放電するためのスイッチを含む、第1～第 $(N-1)$ の位相同期化回路とを有し、

前記スレーブ用三角波信号を、前記マスター用三角波信号に対して所定位相差を持つように同期化させることを特徴とする。

#### 【0008】

請求項3記載の三角波信号の位相同期化システムは、請求項2記載の三角波信号の位相同期化システムにおいて、前記第 $i$  ( $i$ は、 $2 \sim N$ のいずれか) 電子デバイスの三角波信号が、前記第 $(i-1)$ 同期化回路により、前記第 $(i-1)$ 電子デバイスの三角波信号に所定位相差を持つように同期化され、前記第1～第 $N$ の電子デバイスが順次位相差を持って同期化されることを特徴とする。

#### 【0009】

請求項4記載の三角波信号の位相同期化システムは、請求項2記載の三角波信号の位相同期化システムにおいて、前記第 $i$  ( $i$ は、 $2 \sim N$ のいずれか) 電子デバイスの三角波信号が、前記第 $(i-1)$ 同期化回路により、前記第1電子デバイスの三角波信号にそれぞれ所定位相差を持つように同期化されることを特徴とする。

#### 【0010】

請求項5記載の三角波信号の位相同期化システムは、請求項2～4記載の三角波信号の位相同期化システムにおいて、前記比較検出回路は、マスター用三角波信号と所定閾値とを比較する比較器と、この比較器の出力を微分して前記スイッチを駆動する前記検出信号を形成する微分回路とを含んで構成されていることを特徴とする。

#### 【0011】

#### 【発明の実施の形態】

以下、図面を参照して、本発明の三角波信号の位相同期方法及びそのシステム

の実施の形態について説明する。

#### 【0012】

以下の実施の形態においては、本発明を複数の冷陰極蛍光灯（CCFL）を、個別の電子デバイスによりPWM制御する場合について説明する。

#### 【0013】

図1は、絶縁変圧器、フルブリッジ（Hブリッジ）のスイッチ回路を用いて、CCFLをPWM制御するインバータの全体構成を示す図であり、図2は、そのためのインバータ制御用のコントローラICの内部構成を示す図である。

#### 【0014】

図1において、第1スイッチであるP型MOSFET（以下、PMOS）101と第2スイッチであるN型MOSFET（以下、NMOS）102とで、変圧器TRの一次巻線105への第1方向の電流経路を形成する。また、第3スイッチであるPMOS103と第4スイッチであるNMOS104とで、変圧器TRの一次巻線105への第2方向の電流経路を形成する。これらのPMOS101、103、NMOS102、104は、それぞれボディダイオード（即ち、バックゲートダイオード）を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

#### 【0015】

直流電源BATの電源電圧VCCがPMOS101、103、NMOS102、104を介して変圧器TRの一次巻線105に供給され、その2次巻線106に巻線比に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯FLに供給されて、冷陰極蛍光灯FLが点灯する。

#### 【0016】

コンデンサ111、コンデンサ112は、抵抗117、抵抗118とともに、冷陰極蛍光灯FLに印加される電圧を検出して、コントローラIC200にフィードバックするものである。抵抗114、抵抗115は、冷陰極蛍光灯FLに流れる電流を検出して、コントローラIC200にフィードバックするものである。また、コンデンサ111は、そのキャパシタンスと変圧器TRのインダクタン



ス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯FLの寄生キャパシタンスも寄与する。113, 116, 119, 120は、ダイオードである。また、151、152は電源電圧安定用のコンデンサである。

#### 【0017】

コントローラIC200は複数の入出力ピンを有している。第1ピン1Pは、PWMモードと間欠動作（以下、バースト）モードの切替端子であり、外部からそれらモードの切替及びバーストモード時のデューティ比を決定するデューティ信号DUTYが入力される。第2ピン2Pは、バーストモード発振器（BOSC）の発振周波数設定容量接続端子であり、設定用コンデンサ131が接続され、バースト用三角波信号BCTが発生する。

#### 【0018】

第3ピン3Pは、PWMモード発振器（OSC）の発振周波数設定容量接続端子であり、設定用コンデンサ132が接続され、PWM用三角波信号CTが発生する。第4ピン4Pは、第3ピン3Pの充電電流設定抵抗接続端子であり、設定用抵抗133が接続され、その電位RTと抵抗値に応じた電流が流れる。第5ピン5Pは、接地端子であり、グランド電位GNDにある。

#### 【0019】

第6ピン6Pは、第3ピン3Pの充電電流設定抵抗接続端子であり、設定用抵抗134が接続され、内部回路の制御によりこの抵抗134が設定用抵抗133に並列に接続されるかあるいは切り離され、その電位SRTはグランド電位GNDか、第4ピン4Pの電位RTになる。第7ピン7Pは、タイマーラッチ設定容量接続端子であり、内部の保護動作の動作時限を決定するためのコンデンサ135が接続され、コンデンサ135の電荷に応じた電位SCPが発生する。

#### 【0020】

第9ピン9Pは、抵抗140を介して、冷陰極蛍光灯FLに流れる電流に応じた電流検出信号（以下、検出電流）ISが入力され、第1誤差増幅器に入力される。第8ピン8Pは、第1誤差増幅器出力端子であり、この第8ピン8Pと第9ピン9Pとの間にコンデンサ136が接続される。第8ピン8Pの電位が帰還電圧FBとなり、PWM制御のための制御電圧になる。以下、各電圧は、特に断ら

ない限り、グランド電位を基準としている。

#### 【0021】

第10ピン10Pは、抵抗139を介して、冷陰極蛍光灯FLに印加される電圧に応じた電圧検出信号（以下、検出電圧）VSが入力され、第2誤差増幅器に入力される。第10ピン10Pには、コンデンサ137が第8ピン8Pとの間に接続される。

#### 【0022】

第11ピン11Pは、起動及び起動時間設定端子であり、抵抗143とコンデンサ142により、運転・停止信号である起動信号STが遅延された信号STBが印加される。第12ピン12Pは、スロースタート設定容量接続端子であり、コンデンサ141がグランドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧SSが発生する。

#### 【0023】

第13ピン13Pは、同期用端子であり、他のコントローラICと協働させる場合に、それと接続される。第14ピン14Pは、内部クロック入出力端子であり、他のコントローラICと協働させる場合に、それと接続される。

#### 【0024】

第15ピン15Pは、外付けFETドライブ回路のグランド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。

#### 【0025】

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたコンデンサ132と第4ピン4Pに接続された抵抗133、134により決定されるPWM三角波信号CTを発生し、PWM比較器214に供給すると共に、内部クロックを発生しロジックブロック203に供給する。

## 【0026】

BOSCブロック202は、第2ピン2Pに接続されたコンデンサ131により決定されるバースト用三角波信号BCTを発生する。BCT周波数は、CT周波数より、著しく低く設定される（BCT周波数<CT周波数）。第1ピン1Pに供給されるアナログのデューティ信号DUTYと三角波信号BCTを比較器221で比較し、この比較出力でオア回路239を介して、NPNトランジスタ（以下、NPN）234を駆動する。なお、第1ピン1Pにデジタルのデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。

## 【0027】

ロジックブロック203は、PWM制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成し、出力ブロック204を介して、ゲート駆動信号P1, P2, N1, N2を、PMOS101, 103, NMOS102, 104のゲートに印加する。

## 【0028】

スロースタートブロック205は、起動信号STが入力され、コンデンサ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力とその基準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。

## 【0029】

また、比較器217の出力により、オア回路243を介してフリップフロップ（FF）回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。したがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。また、比較器217のLレベル出力によりコントローラIC200の電源電圧VCCが立ち上がる。

## 【0030】

なお、起動時に、比較器216は、入力が基準電圧Vref5を越えた時点で

、オア回路 247 を介して、NMOS 246 をオフする。これにより、抵抗 134 を切り離し、PWM 用三角波信号 CT の周波数を変更する。また、オア回路 247 には、比較器 213 の出力も入力される。

#### 【0031】

第 1 誤差増幅器 211 には、冷陰極蛍光灯 FL の電流に比例した検出電流 IS が入力され、基準電圧 Vref2 (例、1.25 v) と比較され、その誤差に応じた出力により、定電流源 I1 に接続された NPN 235 を制御する。この NPN 235 のコレクタは第 8 ピン 8P に接続されており、この接続点の電位が帰還電圧 FB となり、PWM 比較器 214 に比較入力として入力される。

#### 【0032】

PWM 比較器 214 では、三角波信号 CT と、帰還電圧 FB あるいはスロースタート電圧 SS の低い方の電圧とを比較して、PWM 制御信号を発生し、アンド回路 248 を介してロジックブロック 203 に、供給する。起動終了後の定常状態では、三角波信号 CT と帰還電圧 FB とが比較され、設定された電流が冷陰極蛍光灯 FL に流れるように自動的に制御される。

#### 【0033】

なお、第 8 ピン 8P と第 9 ピン 9P との間には、コンデンサ 136 が接続されているから、帰還電圧 FB は滑らかに増加あるいは減少する。したがって、PWM 制御はショックなく、円滑に行われる。

#### 【0034】

第 2 誤差増幅器 212 には、冷陰極蛍光灯 FL の電圧に比例した検出電圧 VS が入力され、基準電圧 Vref3 (例、1.25 v) と比較され、その誤差に応じた出力により、ダブルコレクタの一方が定電流源 I1 に接続されたダブルコレクタ構造の NPN 238 を制御する。この NPN 238 のコレクタはやはり第 8 ピン 8P に接続されているから、検出電圧 VS によっても 帰還電圧 FB が制御される。なお、帰還電圧 FB が基準電圧 Vref1 (例、3 v) を越えると、PNP トランジスタ (以下、PNP) 231 がオンし、帰還電圧 FB の過上昇を制限する。

#### 【0035】

比較器 215 は、電源電圧  $V_{CC}$  を抵抗 240、241 で分圧した電圧と基準電圧  $V_{ref7}$  (例、2.2V) とを比較し、電源電圧  $V_{CC}$  が所定値に達した時点でその出力を反転し、オア回路 243 を介して FF 回路 242 をリセットする。

#### 【0036】

比較器 218 は、スロースタート電圧  $SS$  を基準電圧  $V_{ref8}$  (例、2.2V) と比較し、電圧  $SS$  が大きくなるとアンド回路 244 及びオア回路 239 を介して NPN 234 をオンする。NPN 234 のオンにより、ダイオード 232 が電流源  $I_2$  により逆バイアスされ、その結果第 1 誤差増幅器 211 の通常動作を可能にする。なお、ダイオード 237 及び PNP 236 は過電圧制限用である。

#### 【0037】

比較器 219 は、ダブルコレクタの他方が定電流源  $I_3$  に接続された NPN 238 が第 2 誤差増幅器 212 によりオンされると、その電圧が基準電圧  $V_{ref9}$  (例、3.0V) より低下し、比較出力が反転する。比較器 220 は、帰還電圧  $FB$  を基準電圧  $V_{ref10}$  (例、3.0V) と比較し、帰還電圧  $FB$  が高くなると、比較出力が反転する。比較器 219、220 の出力及び比較器 218 の出力の反転信号をオア回路 245 を介してタイマーブロック 206 に印加し、所定時間を計測して出力する。このタイマーブロック 206 の出力により、FF 242 をセットし、この FF 回路 242 の Q 出力によりロジックブロック 203 の動作を停止する。

#### 【0038】

以上のように構成されるインバータにより PWM 制御される CCF L は、ノートパソコンの液晶モニタや、液晶テレビ受像機などの液晶ディスプレイのバックライト光源として使用される。最近では、液晶ディスプレイの大画面化に伴い、バックライト光源として複数の CCF L が分散されて配置されることが多くなってきている。

#### 【0039】

この場合、CCF L への高電圧の配線は、その引き回し距離を短くして他の装

置への影響を低減することが必要であること、また、CCFLの寄生キャパシタンスを変圧器との共振に有効に利用すること等の理由により、各CCFLを制御するためのインバータは、できるだけそのCCFLに近接して配置することが望ましい。

#### 【0040】

そして、バックライト光源を調光するときにはバースト調光が行われるが、その場合には複数のインバータの使用状況を平均化して、電源に対する負荷変動を小さくすることが望まれている。そのために、バースト調光のためのバースト用三角波信号BCTの位相を、各インバータで所定位相ずつ異ならせることが必要である。

#### 【0041】

このための三角波信号BCTの位相同期方法及び位相同期システムを、図3～図6をも参照して説明する。図3は、電子デバイスであるインバータの各バースト用三角波信号BCTを所定の位相差を持って同期化させる、第1の実施の形態の構成例を示す図である。図4は、図3を説明するためのタイミングチャートである。

#### 【0042】

図3において、コントローラIC200A～200Cは、図2で詳細に説明したコントローラICであり、それぞれ同じ周波数になるように設計されているバースト用三角波信号BCT（BCTa～BCTc）を発生する。このバースト用三角波信号BCTa～BCTcは、各コントローラの内部で利用されるとともに、外部端子2Pを介して外部に取り出される。なお、外部端子2Pに接続されるコンデンサ131A～131Cは、それへの充放電により三角波を発生させるものであり、図示されるようにコントローラIC200A～200Cの外部に設けられるが、コントローラIC200A～200Cの内部に設けても良い。

#### 【0043】

このバースト用三角波信号BCTa～BCTcは、同じ周波数になるように設計されているが、使用する素子の特性ばらつき等によりその周波数はそれぞれ微妙に異なってしまう。したがって、所定の位相差を保ったままで三角波信号BC

Ta ~ BCTc を発振し続けることはできない。

【0044】

基準電圧回路10は、電源電圧VCCから閾値電圧Vthと三角波信号BCTの下限レベル電圧Vlを発生する。閾値電圧Vthは各位相同期化回路PH1、PH2に供給され、下限レベル電圧Vlはバッファ回路BFを介して各位相同期化回路PH1、PH2に供給される。この基準電圧回路10は、最も簡単には抵抗分圧回路で構成できるし、電圧精度を高くする場合には定電圧回路で構成しても良い。

【0045】

バッファ回路BFは、出力電圧が入力される電圧と同じであり、その出力インピーダンスが極めて小さいものである。このような機能から、バッファ回路BFに代えてある程度容量の大きいコンデンサで代用することができる。これらの、基準電圧回路10やバッファ回路BFは、いずれかの位相同期化回路と一緒に構成することもできる。

【0046】

位相同期化回路PH1は、マスター用コントローラIC200Aの三角波信号BCTaが非反転入力端子(+)に入力され、閾値電圧Vthが反転入力端子(-)に入力される比較器CP1と、この比較器CP1の出力を微分するためのコンデンサC1・抵抗R1からなる微分回路と、この微分回路の出力DP1によりオンされるスイッチQ1とを備えている。スイッチQ1は、微分回路の検出出力DP1が出力されている間オンされれば良いから、図示されるようなN型MOSトランジスタや、NPNトランジスタなどが、用いられる。

【0047】

このスイッチQ1は、バッファ回路BFの出力端と第1スレーブ用コントローラIC200Bの外部端子2P間に接続される。スイッチQ1のオンによりコンデンサ131Bの電圧が電圧Vlになるように、その電荷が速やかに放電される。

【0048】

位相同期化回路PH2は、位相同期化回路PH1と同様の構成である。ただ、

比較器CP2の非反転入力端子(+)には、第1スレーブ用コントローラIC200Bの三角波信号BC Tbが入力される。また、スイッチQ2は、バッファ回路BFの出力端と第2スレーブ用コントローラ200Cの外部端子2P間に接続され、スイッチQ2のオンによりコンデンサ131Cの電圧が電圧V1になるように、その電荷が速やかに放電される。

#### 【0049】

さらに、第2スレーブ用コントローラIC200Cの三角波信号BC Tcは、第3スレーブ用コントローラIC200D(図示していない)が設けられる場合に、そのための位相同期化回路PH3(図示していない)に、同様に供給される。即ち、コントローラICは、必要とされる任意台数設けることができる。

#### 【0050】

このように構成される第1の実施の形態に係る、図3の三角波信号BC Tの位相同期システムの動作を、図4のタイミングチャートを参照して説明する。

#### 【0051】

各コントローラIC200A~200Cに電源が印加されると、それぞれ三角波信号BC Ta~BC Tcの発振を開始する。マスター用コントローラIC200Aの三角波信号BC Taが、図4のように、時点t1で下限レベルV1から立ち上がり、所定の周期で発振する。三角波信号BC Taはマスターであるから、他の三角波信号BC Tb、BC Tcに関係なく、自由に発振する。

#### 【0052】

三角波信号BC Taが、閾値Vthに達する(時点t2)と比較器CP1の出力は低(L)レベルから高(H)レベルに変化する。このHレベルへの変化が微分された検出信号DP1がスイッチQ1に供給され、スイッチQ1がオンする。スイッチQ1のオンにより、コンデンサ131Bに蓄積されている電荷は下限レベル電圧V1になるまで瞬時に放電される。したがって、第1スレーブ用コントローラIC200Bからの三角波信号BC Tbはその時点t2においてどの様な位相にあっても、時点t2から立ち上がる三角波信号となる。三角波信号BC Tbは、三角波信号BC Taから所定位相差 $\theta$ だけ遅れたものとなる。

#### 【0053】



また、三角波信号  $BCTb$  が、閾値  $V_{th}$  に達する（時点  $t_3$ ）と比較器  $CP2$  の出力は  $L$  レベルから  $H$  レベルに変化する。この  $H$  レベルへの変化が微分された検出信号  $DP2$  がスイッチ  $Q2$  に供給され、スイッチ  $Q2$  がオンする。スイッチ  $Q2$  のオンにより、コンデンサ  $131C$  に蓄積されている電荷は下限レベル電圧  $V1$  になるまで瞬時に放電される。したがって、第2スレーブ用コントローラ  $IC200C$  からの三角波信号  $BCTc$  はその時点  $t_3$  においてどのような位相にあっても、時点  $t_3$  から立ち上がる三角波信号となる。これにより、三角波信号  $BCTc$  は、三角波信号  $BCTb$  からさらに所定位相差  $\theta$  だけ遅れたものとなる。

#### 【0054】

このような動作は、時点  $t_4$ 、時点  $t_5$ 、時点  $t_6$  でも同様に繰り返して行われる。したがって、三角波信号  $BCTa \sim BCTc$  は、それぞれの周期に発振回路素子の特性ばらつき等によりその周波数はそれぞれ微妙に異なっているとしても、マスター用三角波信号  $BCTa$  を基準として、毎サイクル毎に、所定の位相差  $\theta$  を持つように同期化される。

#### 【0055】

よって、周波数の誤差が累積されることはなく、全てのコントローラ  $IC200A \sim 200C$ 、ひいては全インバータが所定の位相差  $\theta$  を維持して、バースト調光を行うことができる。

#### 【0056】

また、そのための手段は、微分回路付き比較器とスイッチから構成される単純な位相同期化回路  $PH1$ 、 $PH2$  により実現できるから、簡単な構成で、かつ安価に、実質的に三角波の位相シフトを行える。

#### 【0057】

さらに、マスター用コントローラ  $IC200A$  から第1スレーブ用コントローラ  $IC200B$  へ、さらに第2スレーブ用コントローラ  $IC$  へと順次所定位相差  $\theta$  を持たせるから、任意の数の三角波信号に対応することができる。

#### 【0058】

図5は、電子デバイスであるインバータの各バースト用三角波信号  $BCT$  を所

定の位相差を持って同期化させる、第2の実施の形態の構成例を示す図である。

図6は、図5を説明するためのタイミングチャートである。

#### 【0059】

図5において、第1の実施の形態の図3とは、基準電圧回路10が複数の閾値電圧 $V_{th1}$ 、 $V_{th2}$ を出力すること、その複数の閾値電圧 $V_{th1}$ 、 $V_{th2}$ が基準電圧として各位相同期化回路PH1～PH3に図のように選択的に供給されること、マスター用コントローラICの三角波信号BCTaが、全ての位相同期化回路PH1～PH3に比較電圧として供給されること、の各点で異なっている。

#### 【0060】

さらに、位相同期化回路PH3では、比較器CP3の非反転入力(+)に閾値電圧 $V_{th2}$ が入力され、反転入力端子(-)に三角波信号BCTaが入力されている。これにより、位相同期化回路PH3では、三角波信号BCTaが高い電圧から低下して来て閾値電圧 $V_{th2}$ に達した時点でスイッチQ3がオンされることになる。

#### 【0061】

このように構成される第2の実施の形態に係る、図5の三角波信号BCTの位相同期システムの動作を、図6のタイミングチャートを参照して説明する。

#### 【0062】

各コントローラIC200A～200Dに電源が印加されると、それぞれ三角波信号BCTa～BCTdの発振を開始する。マスター用コントローラIC200Aの三角波信号BCTaが、図4のように、時点 $t_1$ で下限レベル $V_1$ から立ち上がり、所定の周期で発振する。三角波信号BCTaはマスターであるから、他の三角波信号BC Tb～BC Tdに関係なく、自由に発振する。

#### 【0063】

三角波信号BCTaが、閾値 $V_{th1}$ に達する(時点 $t_2$ )と比較器CP1の出力はLレベルからHレベルに変化する。このHレベルへの変化が微分された検出信号DP1がスイッチQ1に供給され、スイッチQ1がオンする。スイッチQ1のオンにより、コンデンサ131Bに蓄積されている電荷は下限レベル電圧 $V$

1 になるまで瞬時に放電される。したがって、第 1 スレーブ用コントローラ IC 200B からの三角波信号 BCTb はその時点 t2 においてどのような位相にあっても、時点 t2 から立ち上がる三角波信号となる。三角波信号 BCTb は、三角波信号 BCTa から所定位相差  $\theta 1$  だけ遅れたものとなる。

#### 【0064】

また、三角波信号 BCTa が、閾値  $V_{th2}$  に達する（時点 t3）と比較器 CP2 の出力は L レベルから H レベルに変化する。これにより、同様にして、第 2 スレーブ用コントローラ IC 200C からの三角波信号 BCTc はその時点 t3 においてどのような位相にあっても、時点 t3 から立ち上がる三角波信号となる。これにより、三角波信号 BCTc は、三角波信号 BCTb からさらに所定位相差  $\theta 2$  だけ遅れたものとなる。

#### 【0065】

さらに、三角波信号 BCTa が高い電圧から低下して来て閾値電圧  $V_{th2}$  に達した時点 t4 で、比較器 CP3 の出力は L レベルから H レベルに変化する。この H レベルへの変化が微分された検出信号 DP3 がスイッチ Q3 に供給され、スイッチ Q3 がオンする。これにより、第 2 スレーブ用コントローラ IC 200C からの三角波信号 BCTc はその時点 t4 においてどのような位相にあっても、時点 t4 から立ち上がる三角波信号となる。三角波信号 BCTd は、三角波信号 BCTc から所定位相差  $\theta 3$  だけ遅れたものとなる。

#### 【0066】

このような動作は、時点 t5、時点 t6、時点 t7、時点 t8 でも同様に繰り返して行われる。したがって、三角波信号 BCTa ~ BCTd は、それぞれの周期に発振回路素子の特性ばらつき等によりその周波数はそれぞれ微妙に異なっても、マスター用三角波信号 BCTa を基準として、毎サイクル毎に、所定の位相差  $\theta 1$ 、 $\theta 1 + \theta 2$ 、 $\theta 1 + \theta 2 + \theta 3$ 、を持つように同期化される。

#### 【0067】

よって、この第 2 の実施の形態においても、第 1 の実施の形態と同様に、周波数の誤差が累積されることはなく、全てのコントローラ IC 200A ~ 200D、ひいては全インバータが所定の位相差  $\theta$  を維持して、バースト調光を行うこと

ができる。

#### 【0068】

さらに、基準電圧として複数の閾値電圧  $V_{th1}$ 、 $V_{th2}$  を発生させ、かつマスター用コントローラ IC200A から全てのスレーブ用コントローラ IC200B～200D へ三角波信号 BCTa を比較電圧として供給すること、及び、一部の位相同期化回路（図5では、PH2）の比較器の基準電圧  $V_{th}$  と比較電圧 BCTa との入力端子を、他の位相同期化回路の比較器のそれらと逆にすることにより、1周期内の任意の位相差を持つ三角波信号を発生することができる。

#### 【0069】

##### 【発明の効果】

本発明によれば、三角波信号の位相同期方法及びそのシステムにおいて、複数の電子デバイスでそれぞれ三角波信号を発生させるとともに、それらの三角波信号を所定の位相差を持って同期させ、位相シフトを不要にすることができる。

#### 【0070】

また、各デバイスにより発生される三角波信号の周波数が、発振回路素子の特性ばらつき等により微妙に異なっているとしても、マスター用三角波信号を基準として、毎サイクル毎に所定の位相差  $\theta$  を持つように同期化される。よって、周波数の誤差が累積されることはない。

#### 【0071】

また、そのための同期化手段は、微分回路付き比較器とスイッチから構成される単純な位相同期化回路により実現できるから、簡単な構成で、かつ安価に、実質的に三角波の位相シフトを行える。

##### 【図面の簡単な説明】

【図1】 本発明の実施の形態に係るインバータの全体構成図。

【図2】 図1のためのコントローラ IC の内部構成図。

【図3】 第1の実施の形態の構成例を示す図。

【図4】 図3の動作を説明するためのタイミングチャート。

【図5】 第2の実施の形態の構成例を示す図。

【図6】 図5の動作を説明するためのタイミングチャート。

## 【符号の説明】

TR 変圧器

FL 冷陰極蛍光灯

BAT 直流電源

101、103 P型MOSトランジスタ

102、104 N型MOSトランジスタ

P1, P2, N1, N2 ゲート駆動信号

200、200A～200D コントローラIC

201 OSCブロック

202 BOSCブロック

203 ロジックブロック

204 出力ブロック

214 PWM比較器

216、217 比較器

246 NPNトランジスタ

131、131A～131D、132、142 コンデンサ

133、134、143 抵抗

10 基準電圧回路

BF バッファ回路

PH1～PH3 位相同期化回路

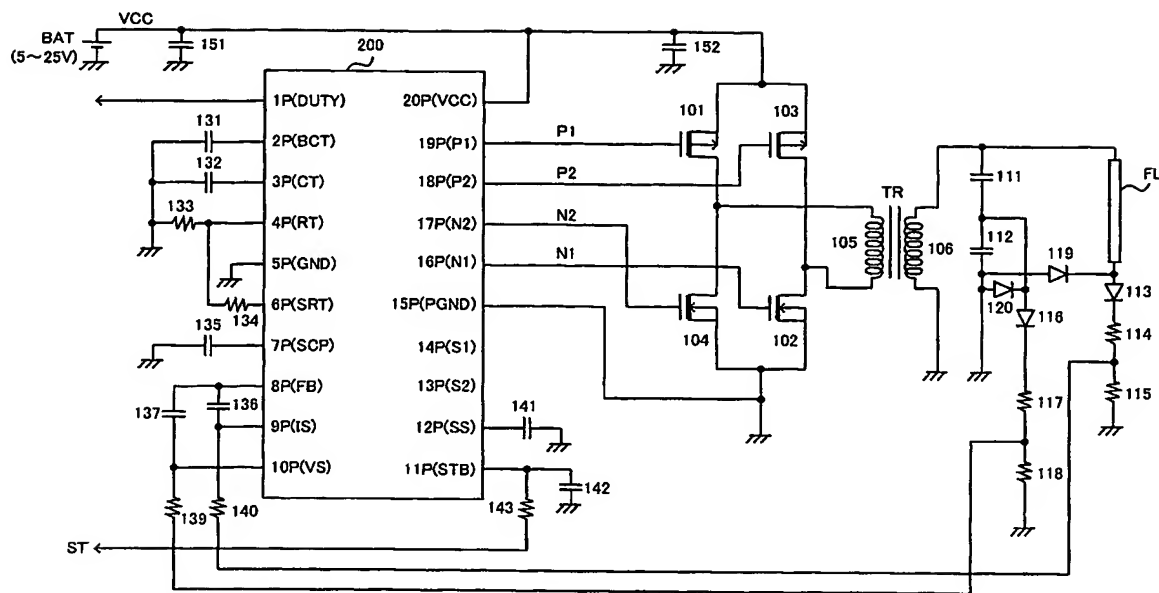
CP1～CP4 比較器

Q1～Q4 スイッチ

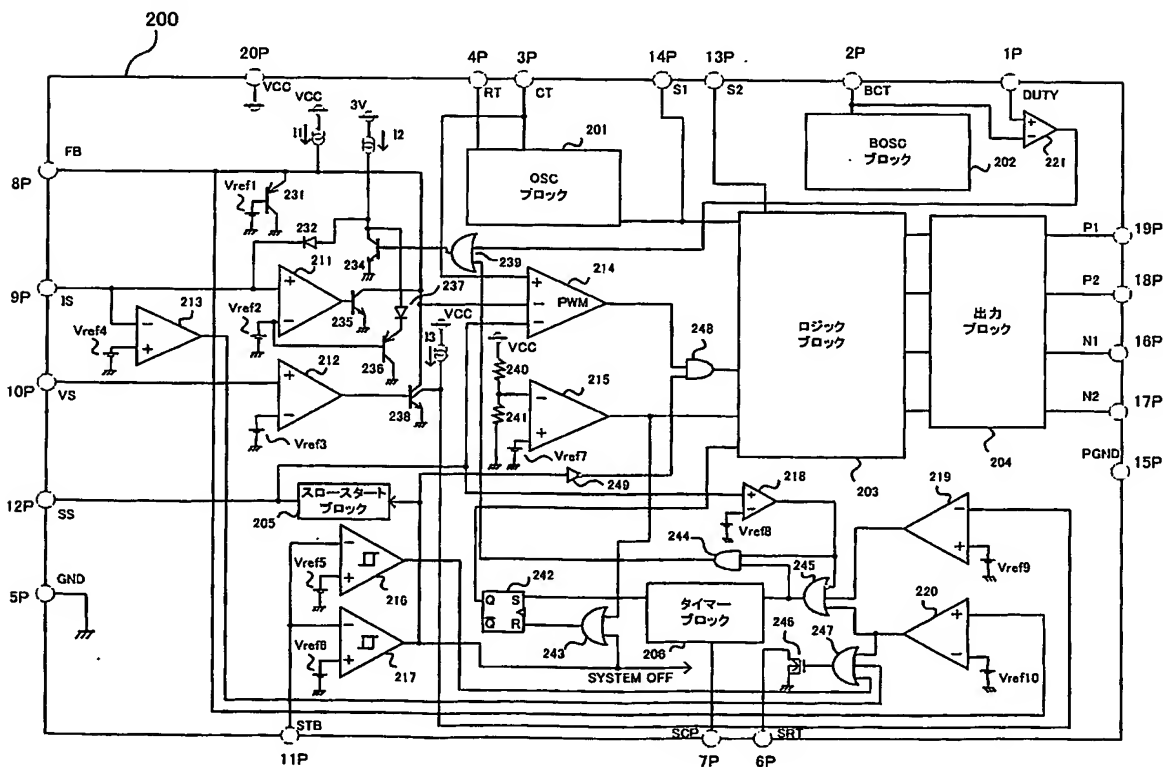
DP1～DP4 検出信号

## 【書類名】 図面

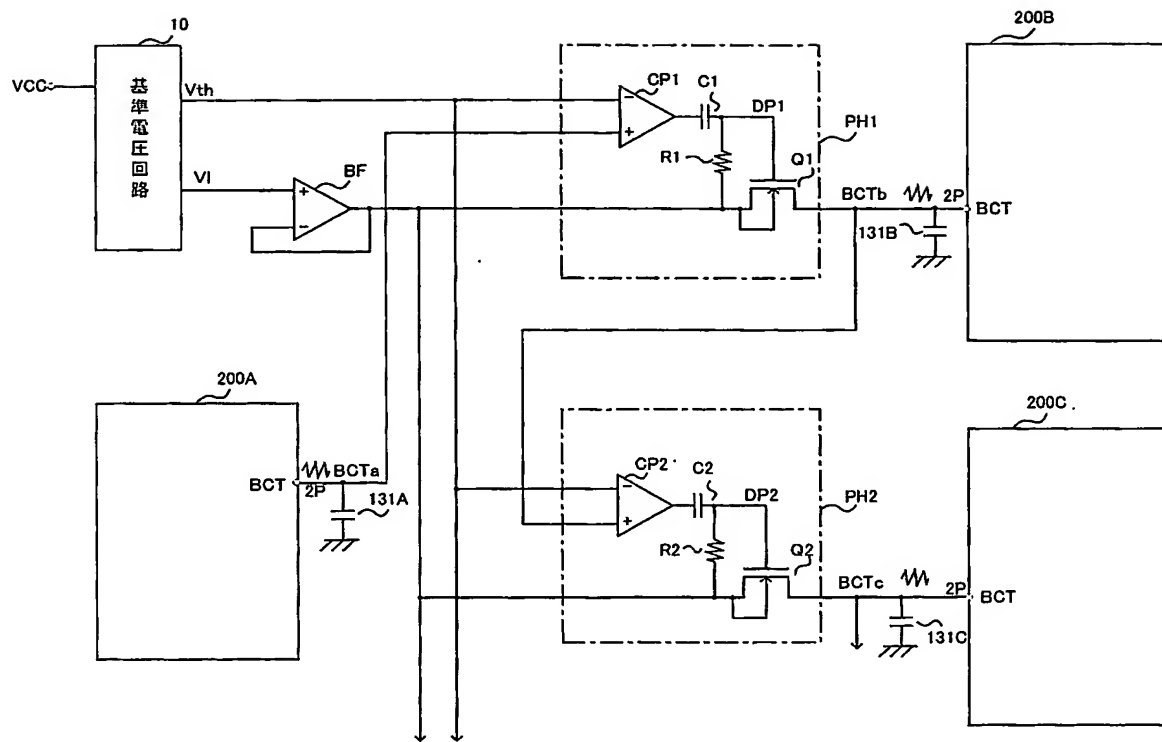
【図 1】



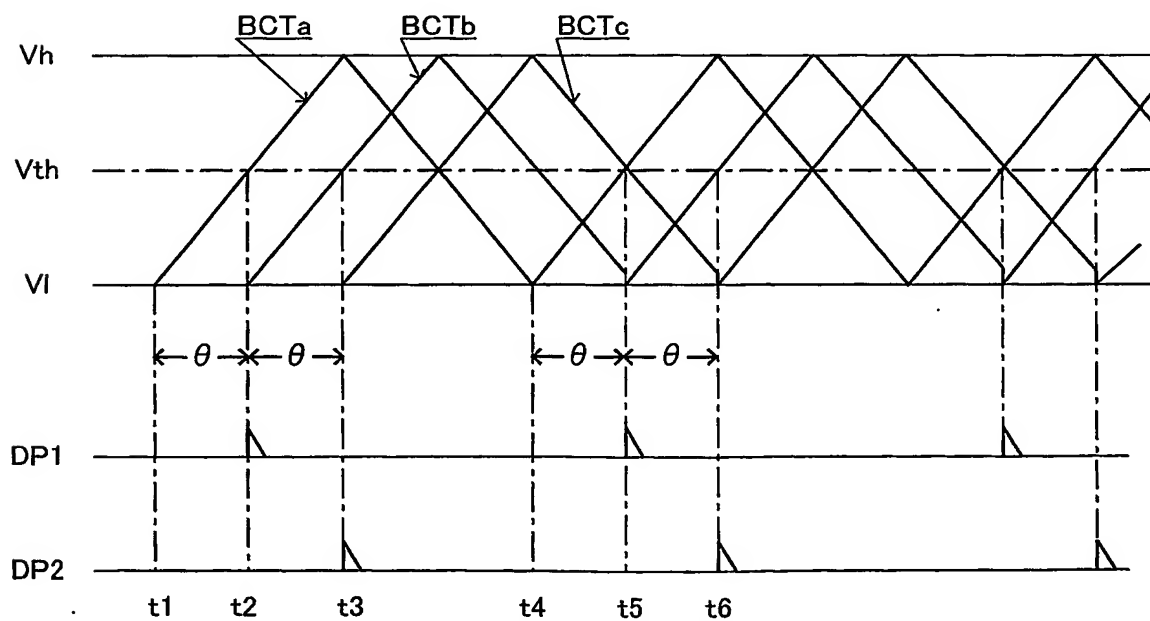
【図 2】



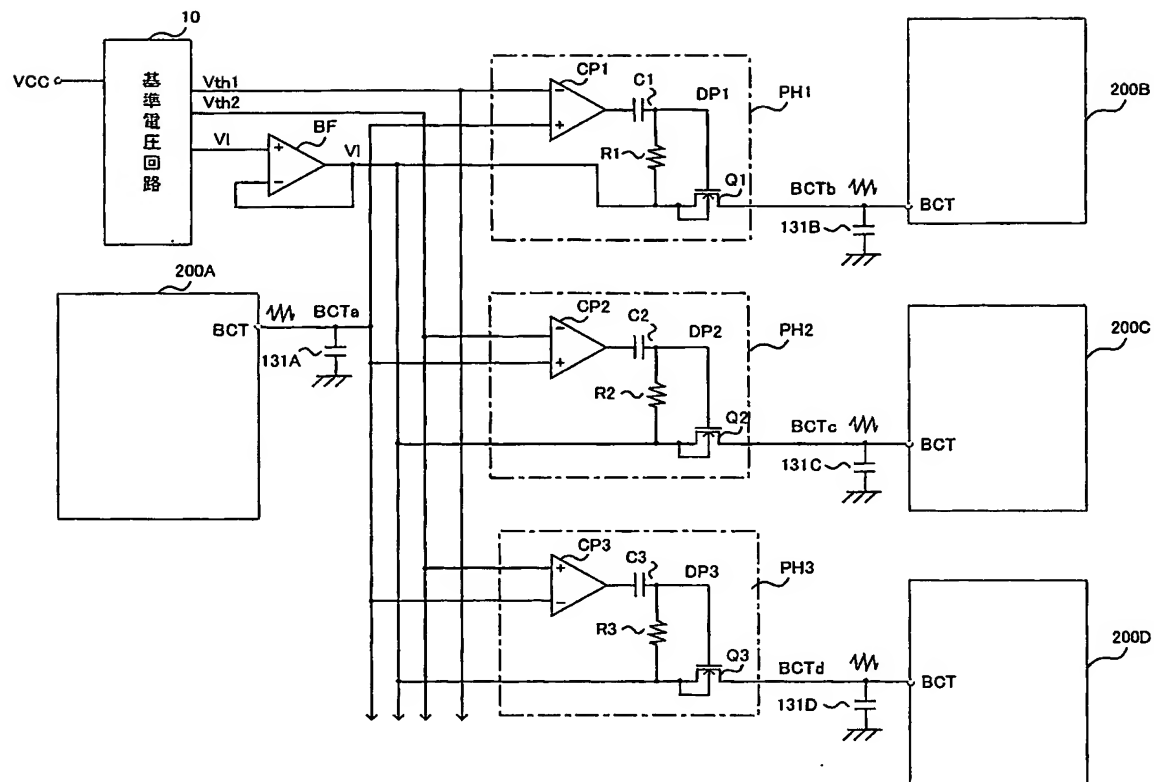
【図 3】



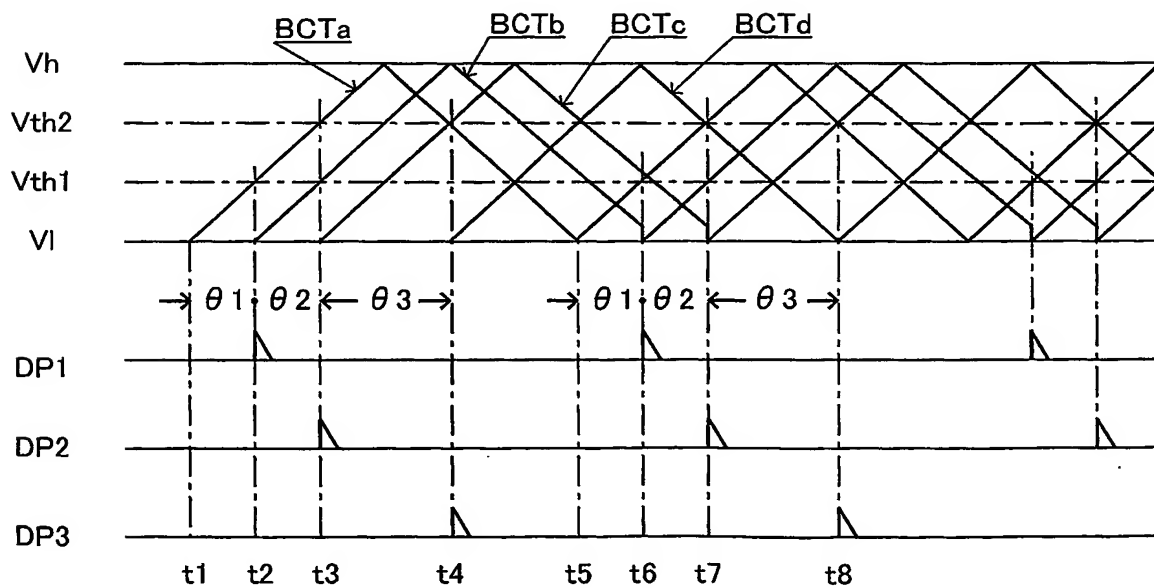
【図 4】



【図 5】



【図 6】





【書類名】 要約書

【要約】

【課題】 三角波信号の位相同期方法及びそのシステムにおいて、複数の電子デバイスでそれぞれ三角波信号を発生させるとともに、それらの三角波信号を所定の位相差を持って同期させることを可能にして、位相シフトを不要にすること。

【解決手段】 コンデンサへ電荷を充放電させて上限レベル  $V_h$  と下限レベル  $V_l$  間で変化するスレーブ用三角波信号  $BC T b$  を発生する。そして、マスター用三角波信号  $BC T a$  のレベルが所定レベル  $V_{th}$  に達したときに検出信号  $DP 1$  を発生する。この検出信号に応じて、スレーブ用三角波信号  $BC T b$  が下限レベル  $V_l$  になるようにコンデンサの電荷を、速やかに放電させる。これにより、スレーブ用三角波信号  $BC T b$  を、マスター用三角波信号  $BC T a$  に対して所定位相差を持つように同期化させる。

【選択図】 図 3

## 認定・付加情報

特許出願の番号	特願 2003-027463
受付番号	50300178499
書類名	特許願
担当官	第七担当上席 0096
作成日	平成15年 3月10日

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】	000116024
【住所又は居所】	京都府京都市右京区西院溝崎町 2 1 番地
【氏名又は名称】	ローム株式会社

## 【代理人】

申請人

【識別番号】	100083231
【住所又は居所】	東京都港区新橋 2 丁目 1 0 番 5 号 末吉ビル 5 階 ミネルバ国際特許事務所

【氏名又は名称】	紋田 誠
----------	------

## 【代理人】

【識別番号】	100112287
【住所又は居所】	東京都港区新橋 2 丁目 1 0 番 5 号 末吉ビル 5 階 ミネルバ国際特許事務所

【氏名又は名称】	逸見 輝雄
----------	-------

次頁無

特願 2 0 0 3 - 0 2 7 4 6 3

出 願 人 履 歷 情 報

識別番号

[ 0 0 0 1 1 6 0 2 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[ 変更理由 ]

新規登録

住 所

京都府京都市右京区西院溝崎町 2 1 番地

氏 名

ローム株式会社